

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-217340
(P2001-217340A)

(43) 公開日 平成13年8月10日 (2001.8.10)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 1 L 23/12		H 0 1 L 23/12	L
21/60		21/92	6 0 2 L

審査請求 有 請求項の数22 O L (全 11 頁)

(21) 出願番号 特願2000-24094 (P2000-24094)

(22) 出願日 平成12年2月1日 (2000.2.1)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 宮崎 崇誌

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100096231

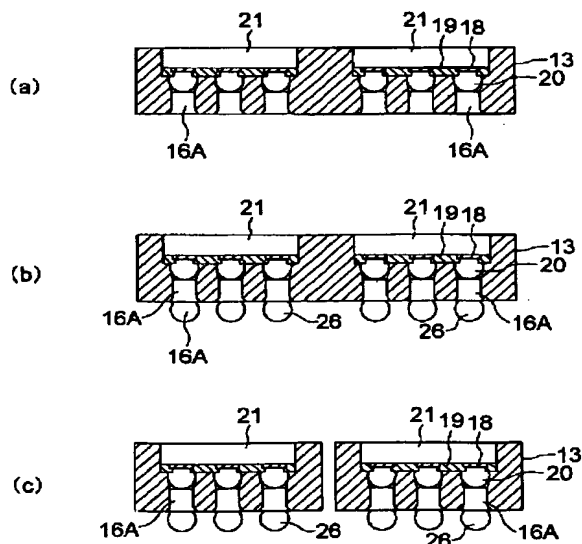
弁理士 稲垣 清

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 半導体チップと実装基板との間のアンダーフィル樹脂を不要としながらも、金属バンプに働く変形応力を緩和して実装信頼性を向上させ、実装基板を含む周辺デバイス等に対する再生処理時のダメージを回避し、低コストを実現できる半導体装置及びその製造方法を得る。

【解決手段】 半導体装置では、半導体チップ21に形成された電極パッド18が実装基板の対応する各電極に金属バンプ26を介して接続される。この半導体装置は、半導体チップ21に形成され電極パッド18を露出させる開口部を備えたパッシベーション膜19と、開口部を通して一端が電極パッド18に接続される突起状電極部20と、突起状電極部20の他端と金属バンプ26とを接続するポスト電極部16Aと、ポスト電極部16Aの端面を除いてポスト電極部16A、突起状電極部20及びパッシベーション膜19を覆う、弾性を有する絶縁性樹脂層13とを備えている。



【特許請求の範囲】

【請求項 1】 半導体チップに形成された電極パッドが実装基板の対応する各電極に金属バンプを介して接続される半導体装置において、

前記半導体チップに形成され前記電極パッドを露出させる開口部を備えたパッシベーション膜と、

前記開口部を通して一端が前記電極パッドに接続される第 1 導電部材と、

前記第 1 導電部材の他端と前記金属バンプとを接続する第 2 導電部材と、

前記第 2 導電部材の端面を除いて前記第 1 導電部材、第 2 導電部材及びパッシベーション膜を覆う、弾性を有する絶縁性樹脂層とを備えることを特徴とする半導体装置。

【請求項 2】 前記金属バンプは、Ag を含む金属材料が添加されたはんだから成る、請求項 1 に記載の半導体装置。

【請求項 3】 前記第 2 導電部材が複数段をなし、各段の熱膨張率係数が相互に異なる、請求項 1 に記載の半導体装置。

【請求項 4】 前記第 2 導電部材が複数段をなし、前記絶縁性樹脂層が複数の層をなし、各段の前記第 2 導電部材が、相互に異なる層の絶縁性樹脂層によって夫々被覆される、請求項 1 に記載の半導体装置。

【請求項 5】 前記第 1 導電部材の他端に接する 1 段目の第 2 導電部材を覆う絶縁性樹脂層が、エポキシ系樹脂、シリコン系樹脂、ポリイミド系樹脂、ポリオレフィン系樹脂、シアネートエステル系樹脂、フェノール系樹脂、ナフタレン系樹脂、又はフルオレン系樹脂を主成分とする、請求項 4 に記載の半導体装置。

【請求項 6】 前記 1 段目に続く 2 段目以降の第 2 導電部材を覆う絶縁性樹脂層が、エポキシ系樹脂、シリコン系樹脂、ポリイミド系樹脂、ポリオレフィン系樹脂、シアネートエステル系樹脂、フェノール系樹脂、ナフタレン系樹脂、又はフルオレン系樹脂を主成分とする絶縁性応力緩衝樹脂から成る、請求項 5 に記載の半導体装置。

【請求項 7】 前記半導体チップにおける電極パッドの形成面と逆側の面にヒートスプレッタが放熱性接着剤で固着されている、請求項 1～6 の何れかに記載の半導体装置。

【請求項 8】 前記ヒートスプレッタが、Cu、Al、W、Mo、Fe、Ni 又は Cr を含む金属性材料を主成分とする材料で構成される、請求項 7 に記載の半導体装置。

【請求項 9】 前記ヒートスプレッタが、アルミナ、AlN、SiC、BN、又はムライトを含むセラミック材料で構成される、請求項 7 に記載の半導体装置。

【請求項 10】 前記放熱性接着剤が、エポキシ系樹脂、シリコン系樹脂、ポリイミド系樹脂、ポリオレフ

イン系樹脂、シアネートエステル系樹脂、フェノール系樹脂、ナフタレン系樹脂、又はフルオレン系樹脂を主成分とした材料で構成される、請求項 7～9 の何れかに記載の半導体装置。

【請求項 11】 前記放熱性接着剤が、Ag、Pd、Cu、Al、Au、Mo、W、ダイヤモンド、アルミナ、AlN、ムライト、BN、又は SiC を含む材料で構成される、請求項 7～9 の何れかに記載の半導体装置。

【請求項 12】 半導体チップに形成されたパッシベーション膜から露出する電極パッドが実装基板の対応する各電極に金属バンプを介して接続される半導体装置を製造する製造方法であって、

金属板の表面に、前記半導体チップのパッド電極部に対応するパターンニング処理を施したレジスト膜を形成し、前記レジスト膜をマスクとして前記金属板を選択的にエッチング除去し、前記金属板をその底面から突出する複数の金属ポストを有する仮基板に形成し、

前記電極パッド上に形成された第 1 導電部材を前記仮基板の金属ポストに接続し、

20 前記半導体チップと仮基板との間に、弾性を有する絶縁性樹脂を配設し、

前記仮基板の底面を除去して、前記金属ポストを、前記絶縁性樹脂から端面が露出する第 2 導電部材に形成し、前記第 2 導電部材の露出端面に前記金属バンプを搭載することを特徴とする半導体装置の製造方法。

【請求項 13】 前記金属板が、第 1 金属層及び第 2 金属層を相互に接合したクラッド金属板で構成され、前記選択的エッチングによって、前記第 1 金属層が前記ポスト電極部に形成され、前記第 2 金属層が前記底面に形成される、請求項 12 に記載の半導体装置の製造方法。

【請求項 14】 前記金属板が、熱膨張率係数が相互に異なる第 1 金属層及び第 2 金属層と、ベース金属層とを相互に接合したクラッド金属板で構成され、前記選択的エッチングによって、前記第 1 金属層及び第 2 金属層が前記ポスト電極部に形成され、前記ベース金属層が前記底面に形成される、請求項 12 に記載の半導体装置の製造方法。

【請求項 15】 前記第 1 金属層が Cu、Ni、又は、Cu 及び Ni の合金材料で構成される、請求項 13 又は 14 に記載の半導体装置の製造方法。

【請求項 16】 前記第 2 導電部材が複数段をなし、前記絶縁性樹脂層が複数の層をなし、各段の前記第 2 導電部材が、相互に異なる層の絶縁性樹脂層で夫々被覆される、請求項 12 又は 14 に記載の半導体装置の製造方法。

【請求項 17】 前記第 1 導電部材の前記金属ポストへの接続工程において前記金属ポストに複数の半導体チップの第 1 導電部材を接続してから、前記露出端面への金属バンプの搭載工程に先立って、前記絶縁性樹脂で被覆された各半導体チップを相互に分割する、請求項 12～

16の何れかに記載の半導体装置の製造方法。

【請求項18】 前記第2導電部材の露出端面への金属バンプ搭載工程に先立って、前記露出端面に、無電解Ni/Auめっき処理、又は、無電解Auめっき処理により金属薄膜電極を形成する、請求項12～17の何れかに記載の半導体装置の製造方法。

【請求項19】 前記金属板が1枚の板材から成り、該1枚の板材に、ハーフエッチング加工又はプレス加工によって前記金属ポスト及び底面を形成する、請求項12に記載の半導体装置の製造方法。

【請求項20】 半導体チップに形成されたパッシベーション膜から露出する電極パッドが実装基板の対応する各電極に金属バンプを介して接続される半導体装置を製造する製造方法であって、金属板の表面に、前記半導体チップのパッド電極部に対応するパターンニング処理を施したレジスト膜を形成し、前記レジスト膜形成後の金属板に、複数の金属ポストをめっき処理で形成して仮基板に形成し、前記半導体チップの電極パッド上に形成された第1導電部材を前記仮基板の金属ポストに接続し、前記半導体チップと仮基板との間に、弾性を有する絶縁性樹脂を配設し、前記仮基板の金属板を除去して、前記金属ポストを、前記絶縁性樹脂から端面が露出する第2導電部材に形成し、前記第2導電部材の露出端面に前記金属バンプを搭載することを特徴とする半導体装置の製造方法。

【請求項21】 前記第2導電部材が複数段をなし、各段の熱膨張率係数が相互に異なる、請求項20に記載の半導体装置の製造方法。

【請求項22】 前記金属板が複数の金属層で構成される、請求項20又は21に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置及びその製造方法に関し、特に、熱膨張率差に起因する金属バンプの損傷等を回避する構造の半導体装置及び該半導体装置の製造方法に関する。

【0002】

【従来の技術】近年の半導体装置では、搭載する半導体チップの高集積化によって装置の小型化や薄型化が実現され、電子機器の更なる高性能化や高速化が図られている。また、半導体装置に搭載する電子機器の高性能化、小型軽量化及び高速化の要請に応えるため新形態のパッケージが開発されている。例えば、高密度実装が可能なFCBGA (flip chip ball grid array) 方式によるパッケージも出現している。

【0003】図10は、FCBGA方式による半導体装置を示す側面図であり、(a)は半導体チップを、(b)は半

導体チップの実装状態を夫々示す。半導体チップ40は、周辺部又は活性領域上に所定配列の複数の電極パッドを有し、各電極パッド上には金属バンプ41が搭載される(図10(a))。この半導体チップ40は、最終ユーザー側で、バンプ配列パターンと同じパターンの電極を有する多層配線基板(実装基板)42に実装される(図10(b))。

【0004】一般に、金属バンプ41がはんだボールで構成される場合には、はんだボールは、所定温度下でリフローされて多層配線基板42に固着される。この際に、半導体チップ40と多層配線基板42との熱膨張係数の違いによって応力歪みが発生し、実装信頼性が損なわれるという問題がある。この問題の解決のため、以下のような対策がとられている。

【0005】例えば、材料としては高価な窒化アルミニウム(A1N)、ムライド、ガラセラ等のセラミック系の材料を多層配線基板42に用い、半導体チップ40を主に構成するシリコンの線膨張係数に多層配線基板42の線膨張係数を近づける。これによって、線膨張係数のミスマッチを最小限にして実装信頼性を高めるといものである。しかし、この対策は、実装信頼性の向上という観点では効果があるものの、多層配線基板42の材料が高価になるので、スーパーコンピュータや大型コンピュータ等の高価な装置への適用用途に限定されることになる。

【0006】そこで、比較的廉価で線膨張係数が大きい有機系材料を用いた多層配線基板を実装に用い、多層配線基板と半導体チップとの間にアンダーフィル樹脂を挿入し、バンプ接続部に働くせん断応力を分散させることで応力歪みを軽減し、実装信頼性を向上させる技術が開発されている。

【0007】

【発明が解決しようとする課題】しかし、上記有機系材料を用いる技術では、廉価な多層配線基板を使用できるが、アンダーフィル樹脂内にボイドが存在する場合、或いは、アンダーフィル樹脂と半導体チップとの界面やアンダーフィル樹脂と多層配線基板との界面の接着性が悪い場合には、リフロー工程で界面剥離現象を誘発し、製品が不良化するという問題が生じ易い。

【0008】FCBGA方式のパッケージは、高性能の大規模半導体集積回路(LSI)に使用されることが一般的であり、製品自体が高価である。そこで、半導体チップ実装後の電気選別工程で、半導体チップ以外の部分に不良が検出された場合には、半導体チップを多層配線基板から取り外して再使用する。この取外し処理では、(図10(c))に示すように、裏面を吸着加熱ツール43で吸着した良品の半導体チップ40を加熱して、バンプ接合部を溶融させながら引き上げ、多層配線基板42から取り外す工程が必要である。

【0009】通常、上記取外し時には、図10(d)に示

すように、金属バンブ 41 にダメージを与えるが、チップ本体部分には損傷は生じない。ここで、半導体チップ 40 と多層配線基板 42 との間にアンダーフィル樹脂が介在する半導体装置の場合には、金属バンブ 41 へのダメージにとどまらず、多層配線基板 42 を含む周辺デバイスや、半導体チップの活性領域を保護するパッシベーション膜に対してもダメージを与えることになる。この場合、半導体チップ 40 の再生処理は殆ど不可能に近く、有機系材料から成る廉価な多層配線基板を使用しても、必ずしも低コストにできるとはいえ難かった。

【0010】本発明は、上記に鑑み、半導体チップと多層配線基板（実装基板）との間のアンダーフィル樹脂を不要としながらも、金属バンブに働く変形応力を緩和して実装信頼性を向上させると共に、実装基板を含む周辺デバイス等に対する再生処理時のダメージを回避し、低コストを実現できる半導体装置及びその製造方法を提供することを目的とする。

【0011】

【課題を解決するための手段】上記目的を達成するために、本発明の半導体装置及びその製造方法は、半導体チップに形成された電極パッドが実装基板の対応する各電極に金属バンブを介して接続される半導体装置において、前記半導体チップに形成され前記電極パッドを露出させる開口部を備えたパッシベーション膜と、前記開口部を通して一端が前記電極パッドに接続される第 1 導電部材と、前記第 1 導電部材の他端と前記金属バンブとを接続する第 2 導電部材と、前記第 2 導電部材の端面を除いて前記第 1 導電部材、第 2 導電部材及びパッシベーション膜を覆う、弾性を有する絶縁性樹脂層とを備えることを特徴とする。

【0012】本発明の半導体装置では、半導体チップと実装基板との間のアンダーフィル樹脂を不要としながらも、弾性を有する絶縁性樹脂層に埋設される第 1 導電部材と、該第 1 導電部材に接続された第 2 導電部材とによって、金属バンブに働く変形応力を効果的に吸収・緩和し、実装信頼性を向上させることができる。また、実装基板を含む周辺デバイス等に対する再生処理時のダメージを回避し、有機系材料から成る廉価な実装基板を使用する際の半導体チップの再生処理を可能にして低コストを実現する。

【0013】ここで、前記金属バンブを、Ag を含む金属材料が添加されたはんだで構成することができる。これにより、金属バンブの膨張係数を調整して応力緩和性を更に改善し、半導体装置の実装信頼性をより向上させることができる。

【0014】また、前記第 2 導電部材を複数段に構成し、各段の熱膨張率係数を相互に異ならせることも好ましい態様である。この場合、半導体チップと実装基板との間に生じる応力を段階的に緩和することができ、実装信頼性が一層向上する。

【0015】更に、前記第 2 導電部材が複数段をなし、前記絶縁性樹脂層が複数の層をなし、各段の前記第 2 導電部材が、相互に異なる層の絶縁性樹脂層によって夫々被覆されることが好ましい。この場合、複数の絶縁性樹脂層によって保護膜の多重構造が得られるので、再生処理時に発生する熱及び機械的応力から、半導体チップ上のパッシベーション膜、及びパッシベーション膜下の活性領域面を保護することができ、再生処理が容易な半導体装置を得ることができる。また、第 2 導電部材を複数段配置することで、外部端子として高さの高い構成が得られるので、最終ユーザ側で本発明の半導体装置を実装基板に実装した場合に、実装基板と半導体チップとの間のスタンドオフ高さを高くでき、良好な応力緩衝効果をもたらすことができる。

【0016】具体的には、前記第 1 導電部材の他端に接する 1 段目の第 2 導電部材を覆う絶縁性樹脂層を、エポキシ樹脂、シリコン樹脂、ポリイミド系樹脂、ポリオレフィン系樹脂、シアネートエステル系樹脂、フェノール系樹脂、ナフタレン系樹脂、又はフルオレン系樹脂を主成分とする材料で製造することができる。また、前記 1 段目に続く 2 段目以降の第 2 導電部材を覆う絶縁性樹脂層を、エポキシ樹脂、シリコン樹脂、ポリイミド系樹脂、ポリオレフィン系樹脂、シアネートエステル系樹脂、フェノール系樹脂、ナフタレン系樹脂、又はフルオレン系樹脂を主成分とする絶縁性応力緩衝樹脂から成る材料で製造することもできる。これらの場合、金属バンブに働く変形応力を良好に吸収できる絶縁性樹脂層を得ることができる。

【0017】また、前記半導体チップにおける電極パッドの形成面と逆側の面にヒートスプレッドを放熱性接着剤で固着することができる。この場合、半導体装置の熱特性を向上させることができる。

【0018】具体的には、前記ヒートスプレッドを、Cu、Al、W、Mo、Fe、Ni 又は Cr を含む金属材料を主成分とする材料で、或いは、アルミナ、AlN、SiC、BN、又はムライトを含むセラミック材料で構成することができる。

【0019】また、前記放熱性接着剤を、エポキシ樹脂、シリコン樹脂、ポリイミド系樹脂、ポリオレフィン系樹脂、シアネートエステル系樹脂、フェノール系樹脂、ナフタレン系樹脂、又はフルオレン系樹脂を主成分とした材料で、或いは、Ag、Pd、Cu、Al、Au、Mo、W、ダイヤモンド、アルミナ、AlN、ムライト、BN、又は SiC を含む材料で構成することができる。

【0020】本発明の第 1 の視点による半導体装置の製造方法は、半導体チップに形成されたパッシベーション膜から露出する電極パッドが実装基板の対応する各電極に金属バンブを介して接続される半導体装置を製造する製造方法であって、金属板の表面に、前記半導体チップ

10

20

30

40

50

のパッド電極部に対応するバターニング処理を施したレジスト膜を形成し、前記レジスト膜をマスクとして前記金属板を選択的にエッチング除去し、前記金属板をその底面から突出する複数の金属ポストを有する仮基板に形成し、前記電極パッド上に形成された第1導電部材を前記仮基板の金属ポストに接続し、前記半導体チップと仮基板との間に、弾性を有する絶縁性樹脂を配設し、前記仮基板の底面を除去して、前記金属ポストを、前記絶縁性樹脂から端面が露出する第2導電部材に形成し、前記第2導電部材の露出端面上に前記金属バンプを搭載することを特徴とする。

【0021】本発明の半導体装置の製造方法では、半導体チップと実装基板との間のアンダーフィル樹脂を不要としながらも、弾性を有する絶縁性樹脂層に埋設される第1導電部材と、該第1導電部材に接続された第2導電部材とによって、金属バンプに働く変形応力を効果的に吸収・緩和し、実装信頼性を向上させた半導体装置を得ることができる。

【0022】ここで、前記金属板を、第1金属層及び第2金属層を相互に接合したクラッド金属板で構成し、前記選択的エッチングによって、前記第1金属層を前記ポスト電極部として形成し、前記第2金属層が前記底面として形成することができる。この場合、1枚のクラッド金属板を用意することで、複数のポスト電極部を簡便に得ることができる。

【0023】また、前記金属板を、熱膨張率係数が相互に異なる第1金属層及び第2金属層と、ベース金属層とを相互に接合したクラッド金属板で構成し、前記選択的エッチングによって、前記第1金属層及び第2金属層を前記ポスト電極部として形成し、前記ベース金属層を前記底面として形成することも好ましい態様である。この場合、ポスト電極部を成す第1金属層及び第2金属層の熱膨張率係数が相互に異なるので、半導体チップと実装基板との間に生じる応力を段階的に緩和することができ、実装信頼性が一層向上する。

【0024】具体的には、前記第1金属層を、Cu、Ni、又は、Cu及びNiの合金材料で構成することができる。この場合、完成した金属ポストのはんだ濡れ性を良好にできるので、第1導電部材の接続処理が容易になる。

【0025】前記第2導電部材が複数段をなし、前記絶縁性樹脂層が複数の層をなし、各段の前記第2導電部材が、相互に異なる層の絶縁性樹脂層によって夫々被覆されることが好ましい。この場合、複数の絶縁性樹脂層によって保護膜の多重構造が得られるので、再生処理時に発生する熱及び機械的応力から、半導体チップ上のパッシベーション膜、及びパッシベーション膜下の活性領域面を保護することができ、再生処理が容易な半導体装置を得ることができる。また、第2導電部材を多段配置することで、外部端子として高さの高い構成が得られるの

で、最終ユーザ側で本発明の半導体装置を実装基板に実装した場合に、実装基板と半導体チップとの間のスタンドオフ高さが高くなり、良好な応力緩衝効果をもたらすことができる。

【0026】また、前記第1導電部材の前記金属ポストへの接続工程において前記金属ポストに複数の半導体チップの第1導電部材を接続してから、前記露出端面への金属バンプの搭載工程に先立って、前記絶縁性樹脂で被覆された各半導体チップを相互に分割することも好ましい態様である。この場合、ウエハ状の半導体基板に複数形成された半導体チップを、対応する金属ポストに一度に接続してから、全面に絶縁性樹脂層を配設し、ウエハレベルで各半導体チップの製造工程を進めることが可能になり、金属バンプが未搭載状態の個々の半導体チップとして出荷することが可能になる。これにより、個々に分割した状態で各半導体チップを製造するパッケージング方法に比して工程数を大幅に減少させ製造コストを低減できると共に、半導体装置を多層配線基板に実装する際に、外部端子電極となる金属バンプをユーザ側で適宜搭載できるので、ユーザにとって一層自由度が高い半導体装置を得ることが可能になる。

【0027】更に、前記第2導電部材の露出端面への金属バンプ搭載工程に先立って、前記露出端面に、無電解Ni/Auめっき処理、又は、無電解Auめっき処理により金属薄膜電極を形成することが好ましい。この場合、半導体装置を実装基板に実装する際に、外部端子電極をユーザ側で形成する際の処理が容易になる。

【0028】また、前記金属板が1枚の板材から成り、該1枚の板材に、ハーフエッチング加工又はプレス加工によって前記金属ポスト及び底面を形成することが好ましい。この場合、1枚の金属板を用いて仮基板を容易に形成できるので、ポスト電極部を比較的低コストで得ることができる。

【0029】本発明の第2の視点による半導体装置の製造方法は、半導体チップに形成されたパッシベーション膜から露出する電極パッドが実装基板の対応する各電極に金属バンプを介して接続される半導体装置を製造する製造方法であって、金属板の表面に、前記半導体チップのパッド電極部に対応するバターニング処理を施したレジスト膜を形成し、前記レジスト膜形成後の金属板に、複数の金属ポストをめっき処理で形成して仮基板に形成し、前記半導体チップの電極パッド上に形成された第1導電部材を前記仮基板の金属ポストに接続し、前記半導体チップと仮基板との間に、弾性を有する絶縁性樹脂を配設し、前記仮基板の金属板を除去して、前記金属ポストを、前記絶縁性樹脂から端面が露出する第2導電部材に形成し、前記第2導電部材の露出端面上に前記金属バンプを搭載することを特徴とする。

【0030】本発明の半導体装置の製造方法では、前記第1の視点による半導体装置の製造方法と同様の効果が

10

20

30

40

50

得られると共に、予め用意した金属板の表面に金属ポストをめっき形成するので、金属板に、比較的薄いシート状の金属材料を用いることが可能になり、金属板の除去工程が極めて簡便になるという効果が得られる。また、金属ポストの形成工程に、周知のめっき処理技術を用いるので、一層の低コストが実現できる。

【0031】ここで、前記第2導電部材が複数段をなし、各段の熱膨張率係数が相互に異なることが好ましい。この場合、半導体チップと実装基板との間に生じる応力を段階的に緩和することができ、実装信頼性が一層向上する。

【0032】また、前記金属板を、複数の金属層で構成することも好ましい態様である。この場合、例えば、エッチング除去できる材料で下層の金属層を構成し、この下層金属層に対するエッチングでは除去されない材料で上層の金属層を構成することで、下層金属層をエッチング除去してから、残った上層金属層を研磨加工で除去してポスト電極部を得ることができるので、金属板上に、該金属板と同じ材質の金属ポストをめっき形成した際に有効である。

【0033】

【発明の実施の形態】以下、図面を参照し、本発明の実施形態例に基づいて本発明を更に詳細に説明する。図1及び図2は、本発明の第1実施形態例におけるフリップチップ型半導体装置（FCBGA方式パッケージ）の製造工程を順に示す断面図である。

【0034】まず、図1(a)に示すように、銅（Cu）、ニッケル（Ni）等、或いは、Cu、Niを主成分とする金属合金材料等のはんだ濡れ性に優れた材料から成り、板状に加工された第1金属層11と、ベース金属となる第2金属層12とを接合させて、所定形状のクラッド金属板10を準備する。

【0035】次いで、図1(b)に示すように、第1金属層11の表面に、絶縁性のレジスト膜14を被覆してから、所定のパターニング処理を施してレジスト開口部15を形成する。ここで、レジスト膜14には感光性ソルダーレジスト膜、又はフォトリソレジスト膜を用いることができ、その場合には、レジスト膜14のコーティング後に露光・現像処理を施すことで、レジスト開口部15を容易に形成できる。

【0036】引き続き、図1(c)に示すように、パターニング処理を施したレジスト膜14をマスクとして、第1金属層11を選択的にエッチング除去し、第2金属層12上に、複数の金属ポスト16を形成する。この際のエッチング処理では、第1金属層11のみを除去し、ベース金属である第2金属層12はエッチング除去しない。

【0037】次いで、図1(d)に示すように、各金属ポスト16上に残ったレジスト膜14を除去することにより、仮基板17を得る。

【0038】更に、図1(e)に示すように、複数の金属ポスト16上に、対応する半導体チップ21を1個ずつ搭載して、電気的且つ機械的に結合する。各半導体チップ21は、この結合工程に先立って、半導体基板上に、金属ポスト16と同様のパターンで配置された複数のパッド電極部18が形成され、パッド電極部18の周囲及びチップ活性領域面上にパッシベーション膜19が形成され、更に、パッシベーション膜19の開口部から露出したパッド電極部18に突起状電極部（第1導電部材）20が形成された状態で用意されている。

【0039】パッシベーション膜19は、パッド電極部18の周囲及びチップ活性領域面を保護するもので、ポリイミド（PI）等の有機膜、又は、酸化ケイ素（SiO₂）系無機膜等の材料で構成される。また、突起状電極部20は、錫（Sn）、鉛（Pb）等を主成分としたはんだや、Au等の導電性材料から成る。

【0040】上記結合工程において、突起状電極部20がAu、Cu等の材料から成る場合には、突起状電極部20に絶縁性又は導電性ペースト接着材22を付着した後に、金属ポスト16に加熱圧着処理を施して電気的に接合することができる。一方、突起状電極部20がはんだで構成される場合は、ペースト接着材料22を用いずにはんだリフロー加熱処理工程を実施することで、電気的に結合することができる。

【0041】次いで、図1(f)に示すように、半導体チップ21と仮基板17との間、及び半導体チップ21の周囲に、弾性を有する絶縁性樹脂層13を充填し、硬化させる。この場合、パッシベーション膜19を覆い、開口部から電極パッド18を露出させた絶縁性樹脂層13によって、半導体チップ21を機械的応力や化学的応力から保護することができる。絶縁性樹脂層13の充填時には、アンダーフィル樹脂を毛細管現象を利用して浸入させる方法、或いは、インジェクション封止技術やトランスファー封止技術等の樹脂圧入技術を用いて絶縁性樹脂層13を浸入させる方法を用いる。また、絶縁性樹脂（13）に代えて、絶縁性応力緩衝樹脂を上記と同様の方法で充填して硬化させても、同様の作用効果を得ることができる。

【0042】絶縁性樹脂（13）及び絶縁性応力緩衝樹脂として、エポキシ系樹脂、シリコン系樹脂、ポリイミド系樹脂、ポリオレフィン系樹脂、シアネートエステル系樹脂、フェノール系樹脂、ナフタレン系樹脂、又は、フルオレン系樹脂を主成分とする材料を用いることができる。

【0043】引き続き、図2(a)に示すように、ベース基板である第2金属層12のみをエッチングや研磨技術で除去して、絶縁性樹脂層13（又は絶縁性応力緩衝樹脂）の表面に金属ポスト16の下部面を露出させ、ポスト電極部16Aとして形成する。

【0044】引き続き、図2(b)に示すように、絶縁性

樹脂層 13 から露出する複数のポスト電極部 16 A の各端面に、外部端子としての金属パンプ 26 を搭載する。金属パンプ 26 がはんだボールから成る場合には、はんだボールの取付け性を考慮し、ポスト電極部 16 A の露出端面に、無電解めっき処理技術によって Au、Ni / Au 等の金属薄膜を形成することが望ましい。この場合には、ポスト電極部 16 A の露出端面への金属パンプ 26 の取付けに当たって、フラックスを使用した加熱・リフロー工程を通過させる。

【0045】次いで、図 2 (c) に示すように、ダイシングブレード (図示せず) を用いて、相互に繋がっていた半導体チップ 21 を個々に分離し、フリップチップ型半導体装置を得る。

【0046】本実施形態例では、半導体チップ 21 と多層配線基板との間のアンダーフィル樹脂を不要としながらも、バッシベーション膜 19 上に絶縁性樹脂層 13 が形成され、この絶縁性樹脂層 13 に埋設される突起状電極部 20 とポスト電極部 16 A とによって、金属パンプ 26 に働く変形応力を効果的に吸収・緩和することができる。

【0047】このように、本実施形態例における半導体装置は、バッシベーション膜 19 上に絶縁性樹脂層 13 が形成された保護膜構造を備えるので、多層配線基板を含む周辺デバイス等に対する再生処理時に発生する熱や機械的応力のダメージからバッシベーション膜 19 及びバッシベーション膜 19 下の活性領域面を確実に保護することができ、有機系材料から成る廉価な多層配線基板を使用する際の半導体チップ 21 の再生処理を実現し、低コストを図ることができる。

【0048】また、本実施形態例の半導体装置では、半導体チップ 21 に導通する外部端子が、突起状電極部 20、ポスト電極部 16 A 及び金属パンプ 26 を組み合わせて形成されるので、外部端子として高さが高い構成が得られる。これにより、最終ユーザ側で本発明の半導体装置を多層配線基板に実装した場合に、多層配線基板と半導体チップ 21 との間のスタンドオフ高さが高くなるので、良好な応力緩衝効果をもたらし、パッケージの実装信頼性がより向上する。更に、仮基板 17 の全面に絶縁性樹脂層 13 を形成し、各半導体チップ 21 を結合した状態で製造工程を進め、最終段階で相互に分離させた複数のパッケージを得ることができるので、個々に分割した状態で各パッケージを製造する方法に比して、工程数が大幅に減少し、製造コストが低減する。

【0049】ところで、フリップチップ型半導体装置は、一般的には多ピン・高速系のデバイスに適用されることが多く、その際に、半導体チップ 21 で発生した熱を如何に発散させるかが課題となる。その解決のため、例えば、図 2 (c) に示した半導体チップ 21 の絶縁性樹脂層 13 からの露出面 (背面) に、半導体装置の完成状態を示す図 3 のように、放熱性接着剤 27 でヒートス

レッダ 28 を固定することができる。これにより、主に半導体チップ 21 の背面から熱を発散できるので、フリップチップ型半導体装置の放熱特性が向上する。

【0050】ヒートスプレッタ 28 は、熱伝導率の向上のため、Cu、アルミニウム (Al)、タングステン (W)、モリブデン (Mo)、鉄 (Fe)、Ni、又はクロム (Cr) 等の金属性材料を主成分とした材料で、或いは、アルミナ、窒化アルミニウム (AlN)、炭化ケイ素 (SiC)、窒化ホウ素 (BN)、又はムライト等のセラミック材料で構成できる。

【0051】放熱性接着剤 27 は、エポキシ系樹脂、シリコーン系樹脂、ポリイミド系樹脂、ポリオレフィン系樹脂、シアネートエステル系樹脂、フェノール系樹脂、ナフタレン系樹脂、又はフルオレン系樹脂等を主成分とした材料で構成でき、或いは、Ag、Pd、Cu、Al、Au、Mo、W、ダイヤモンド、アルミナ、AlN、ムライト、BN、又は SiC 等の材料で構成できる。

【0052】また、図 4 に示すように、第 1 実施形態例における図 2 (c) で得られた半導体装置の金属パンプ 26 を、膨張係数を調整した金属パンプ 36 に代えることができる。図 4 の変形例では、金属パンプ 36 を、外部端子として Ag 等を混合したはんだで構成し、はんだ中の Ag 濃度を適宜設定することにより、金属パンプ 36 の膨張係数を多層配線基板に近づけることができる。これにより、金属パンプ 36 と多層配線基板との間で生じる応力を緩和し、フリップチップ型半導体装置の実装信頼性をより向上させることができる。なお、本変形例では、金属パンプ 36 の取付け性を考慮して、ポスト電極部 16 A の露出端面に、無電解めっき処理技術を用いて Au、Ni / Au 等の金属薄膜を形成することができる。

【0053】次に、本発明の第 2 実施形態例について説明する。図 5 は、本実施形態例におけるフリップチップ型半導体装置の製造工程を順に示す断面図である。まず、図 5 (a) に示すように、板状の、第 1 金属層 31 と、第 2 金属層 32 と、ベース金属となる第 3 金属層 33 とを相互に接合させ、所定形状のクラッド金属板 34 を形成する。第 1 金属層 31 及び第 2 金属層 32 は何れも、Cu、Ni 等、或いは、Cu と Ni を主成分とした金属合金材料等のように、はんだ濡れ性に優れた材料で構成され、相互に異なる熱膨張率係数を有する。

【0054】引き続き、第 1 実施形態例の図 1 (b) 及び図 1 (c) と同様の手法で、図 5 (b) に示すように、ベース金属である第 3 金属層 33 上に、相互に熱膨張率係数が異なる第 1 金属層 31 及び第 2 金属層 32 で構成された 2 段構造のポスト電極部 35 を得る。

【0055】更に、図 1 (e) ~ 図 2 (c) と同様の手法で、図 5 (c) に示すようなフリップチップ型半導体装置を得る。この半導体装置では、相互に熱膨張率係数が異なる

材質を用いた2層構造のポスト電極部35を有するので、半導体チップ21と多層配線基板との間に生じる応力を段階的に緩和でき、実装信頼性をより向上させたフリップチップ型半導体装置を得ることができる。なお、ポスト電極部35を構成する金属層は、2層に限らず、3層以上とすることもできる。

【0056】次に、本発明の第3実施形態例について説明する。図6は、本実施形態例におけるフリップチップ型半導体装置の製造工程を順に示す断面図である。本実施形態例の製造方法では、第1実施形態例における図2(a)までは同様の処理を施す。

【0057】図2(a)の工程に引き続き、第1実施形態例における図1(d)と同様の工程で得た仮基板17を別途用意してから、図6(a)に示すように、仮基板17の複数の金属ポスト16を、同じパターンで配置されるポスト電極部16Aに夫々、ペースト接着剤等を介して電気的且つ機械的に結合する。

【0058】次いで、図6(b)に示すように、複数の半導体チップ21が絶縁性樹脂層13で一体化された部分と、仮基板17との間、及び金属ポスト16の周囲に、弾性を有する絶縁性応力緩衝樹脂層38を充填して硬化させ、金属ポスト16を機械的応力及び化学的応力から保護する。絶縁性応力緩衝樹脂層38が液状の場合には、毛細管現象を利用する方法、スピンコーティング、若しくはカーテンコーティング法を用いて充填することができる。また、絶縁性応力緩衝樹脂38が固体状の場合には、トランスファー封止法を用いて、金属ポスト16の周囲に配置することができる。

【0059】引き続き、図6(c)に示すように、第1実施形態例における図2(a)と同様の工程で、ベース基板である第2金属層12のみをエッチングや研磨技術で除去して、絶縁性応力緩衝樹脂層38の表面に金属ポスト16の下部面を露出させ、ポスト電極部16Bとして形成する。

【0060】更に、図6(d)に示すように、絶縁性応力緩衝樹脂層38から露出する複数のポスト電極部16Bの各端部に、外部端子としての金属パンプ26を搭載する。

【0061】次いで、図6(e)に示すように、ダイシングブレード(図示せず)を用いて、相互に繋がっていた半導体チップ21を個々に分離し、フリップチップ型半導体装置を得る。

【0062】本実施形態例では、半導体チップ21のバッシベーション膜19上に絶縁性樹脂層13を形成してから絶縁性樹脂層13上に絶縁性応力緩衝樹脂層38を形成した保護膜2重構造が得られるので、再生処理時に発生する熱及び機械的応力からバッシベーション膜19及びバッシベーション膜19下の活性領域面をより確実に保護した、再生処理が容易なフリップチップ型半導体装置を得ることができる。

【0063】また、本実施形態例では、金属ポスト16A、16Bを多段配置するため、外部端子として高さの高い構成が得られる。これにより、最終ユーザ側で本フリップチップ型半導体装置を多層配線基板に実装した場合に、多層配線基板と半導体チップ21との間のスタンドオフ高さを高くし、良好な応力緩衝効果をもたらし、パッケージの実装信頼性をより向上させることができる。

【0064】次に、本発明の第4実施形態例について説明する。図7は、本実施形態例におけるフリップチップ型半導体装置の製造工程を順に示す断面図である。本実施形態例の製造方法では、第3実施形態例における図6(c)までは同様の処理を施す。

【0065】図6(c)の工程に引き続き、図7(a)に示すように、外部端子の搭載前にダイシングブレード(図示せず)を用いて、相互に繋がっていた半導体チップ21を個々に分離する。

【0066】この後、ユーザ側で行われる外部端子電極との接続処理を考慮して、絶縁性応力緩衝樹脂層38から露出するポスト電極部16Bの各端面に、無電解Ni/Auめっきや無電解Auめっき等のめっき処理技術を用いて、NiとAuの合金や、Au等から成る金属薄膜電極39を形成することができる。

【0067】このような本実施形態例では、半導体装置を多層配線基板に実装する際に、外部端子電極をユーザ側で適宜形成することができるので、ユーザにとってより自由度が高いフリップチップ型半導体装置を得ることができる。

【0068】次に、本発明の第5実施形態例について説明する。図8は、本実施形態例におけるフリップチップ型半導体装置の製造工程を順に示す断面図である。本実施形態例の製造方法では、図8(a)に示すように、所定形状の単層金属板44を用意する。更に、図8(b)に示すように、単層金属板44の表面に、ハーフエッチングやプレス加工によって複数のポスト電極45aを形成し、単層の仮基板45を得る。この後は、第1実施形態例における図1(e)からの半導体チップ搭載工程と同様の処理を行う。

【0069】以上の本実施形態例では、単層金属板44を用いて仮基板45を比較的容易に形成できるので、第1金属層11及び第2金属層12を別途用意してクラッド材(仮基板17)を形成した第1実施形態例に比して、ポスト電極部をより低コストで得ることができ、より廉価なフリップチップ型半導体を提供することができる。

【0070】次に、本発明の第6実施形態例について説明する。図9は、本実施形態例におけるフリップチップ型半導体装置の製造工程を示す断面図である。本実施形態例では、図9に示すように、所定形状の金属板48の表面にレジスト膜(図示せず)を塗布し、このレジスト

膜を、半導体チップのパッド電極部に対応するようにバターンニング処理する。引き続き、所定のめっき処理技術によって、金属板48上に、Ni等から成る複数の金属ポスト46を堆積し、仮基板47を得る。金属ポスト46の高さは、めっき処理時間などの調節によって適宜変更することができる。この後は、第1実施形態例における半導体チップ搭載工程と同様の処理を行う。

【0071】本実施形態例では、予め用意した金属板48の表面に金属ポスト46をめっき形成するので、最終的にエッチング工程や研磨加工で除去すべき金属板48として、比較的薄いシート状の金属材料を用いることができる。これにより、金属板48を除去して金属ポスト46をポスト電極部に形成する工程が、極めて簡便になる。また、金属ポスト46の形成工程に、従来より知られるめっき処理技術を流用できるので、一層の低コストが実現する。

【0072】更に、図9の破線で示すように、金属ポスト46を、異なる金属めっき層から成る2段構造とすることができる。この場合、各段に、熱膨張率係数が相互に異なる材料を用いることで、半導体チップと多層配線基板との間に生じる応力を段階的に緩和し、実装信頼性をより向上させることができる。

【0073】また、金属板48が単層から成る場合には、この金属板48をエッチング工程や研磨加工のみで完全に除去することになるが、複数の金属層から成るクラッド材を金属板48として用いることにより、除去工程を段階的に行うことができる。これは、金属板48上に、金属板48と同じ材質の金属ポスト46をめっき形成する際に有効な手法であり、例えば、下層の金属層を、エッチング除去できるCu材で構成し、上層の金属層を、Cuに対するエッチングでは除去できない薄いNi材で構成する。この場合、下層金属層をエッチング除去してから、残った上層金属層を研磨加工で除去することで、ポスト電極部を得ることができる。

【0074】以上、本発明をその好適な実施形態例に基づいて説明したが、本発明の半導体装置及びその製造方法は、上記実施形態例の構成にのみ限定されるものではなく、上記実施形態例の構成から種々の修正及び変更を施した半導体装置及びその製造方法も、本発明の範囲に含まれる。

【0075】

【発明の効果】以上説明したように、本発明の半導体装置及びその製造方法によると、半導体チップと実装基板との間のアンダーフィル樹脂を不要としながらも、金属バンプに働く変形応力を緩和して実装信頼性を向上させると共に、実装基板を含む周辺デバイス等に対する再生処理時のダメージを回避し、低コストを実現することができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態例における半導体装置の

製造過程を示す断面図であり、(a)～(f)は各工程を段階的に示す。

【図2】第1実施形態例における半導体装置の製造過程を示す断面図であり、(a)～(c)は各工程を段階的に示す。

【図3】第1実施形態例の半導体チップの背面にヒートスプレッダを固定した例を示す断面図である。

【図4】第1実施形態例の半導体装置に膨張係数を調整した金属バンプを配設した変形例を示す断面図である。

10 【図5】本発明の第2実施形態例における半導体装置の製造過程を示す断面図であり、(a)～(c)は各工程を段階的に示す。

【図6】本発明の第3実施形態例における半導体装置の製造過程を示す断面図であり、(a)～(e)は各工程を段階的に示す。

【図7】本発明の第4実施形態例における半導体装置の製造過程を示す断面図であり、(a)、(b)は各工程を段階的に示す。

20 【図8】本発明の第5実施形態例における半導体装置の製造過程を示す断面図であり、(a)、(b)は各工程を段階的に示す。

【図9】本発明の第6実施形態例における半導体装置の製造過程を示す断面図である。

【図10】従来型のFCBGA方式のパッケージ構造を備えた半導体装置を示す側面図であり、(a)は半導体チップを、(b)は半導体チップの実装状態を、(c)は半導体チップの取外し状態を、(d)は取外し後の半導体チップの状態を夫々示す。

【符号の説明】

- 30 10：クラッド金属板
11：第1金属層
12：第2金属層
13：絶縁性樹脂層
14：レジスト膜
15：レジスト開口部
16：金属ポスト
16A：ポスト電極部（第2導電部材）
16B：ポスト電極部（第2導電部材）
17、45、47：仮基板
40 18：パッド電極部
19：パッシベーション膜
20：突起状電極部（第1導電部材）
21：半導体チップ
22：導電性ペースト接着材
24：単層金属板
26：金属バンプ
27：放熱性接着剤
28：ヒートスプレッダ
31：第1金属層
50 32：第2金属層

17

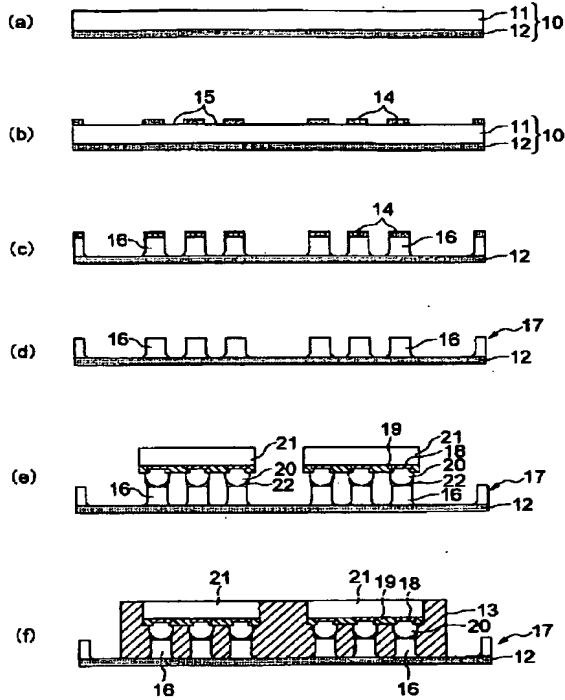
18

33：第3金属層
 34：クラッド金属板
 35：ポスト電極部
 36：金属パンプ
 38：絶縁性応力緩衝樹脂層

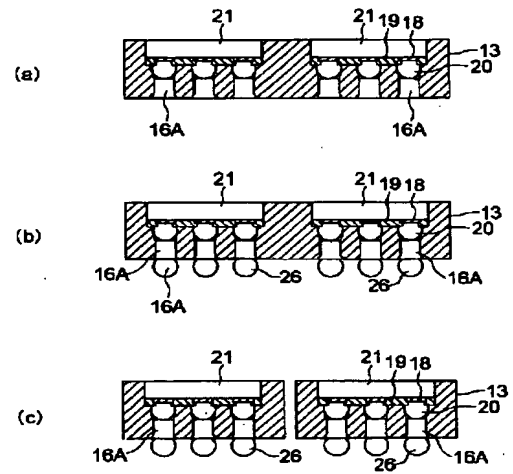
* 39：金属薄膜電極
 45a：ポスト電極
 48：金属板
 46：金属ポスト

*

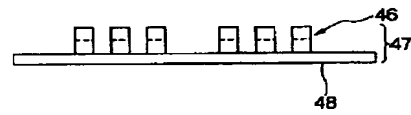
【図1】



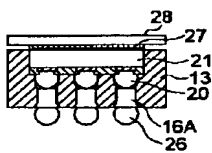
【図2】



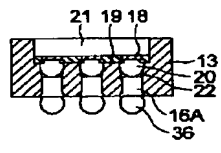
【図9】



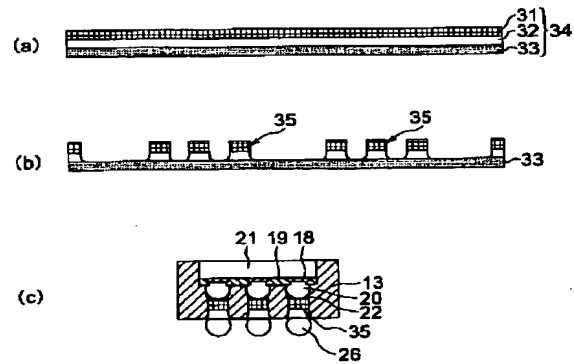
【図3】



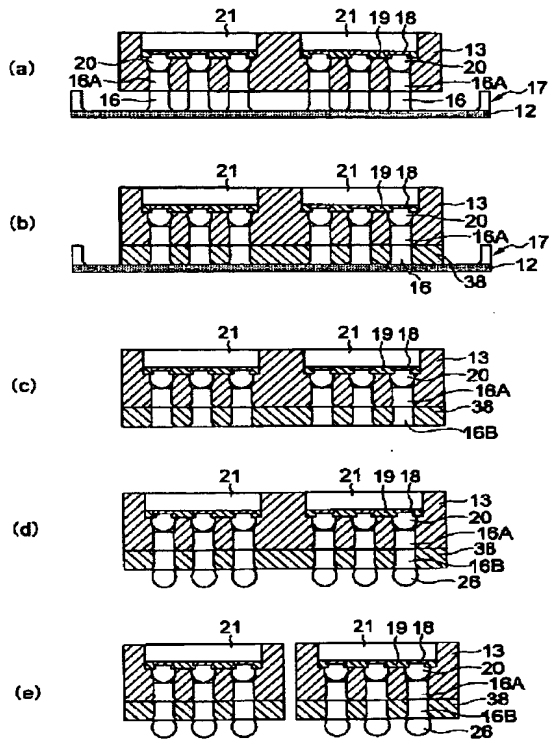
【図4】



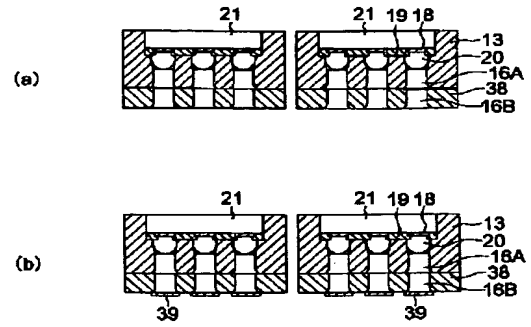
【図5】



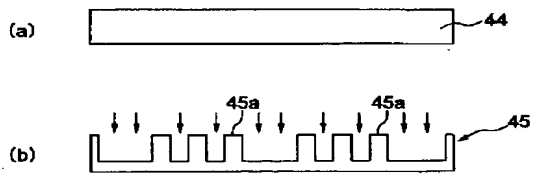
【図6】



【図7】



【図8】



【図10】

